

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Serial No. : **10/691961**
Applicant : Chang
Filing date : October 24, 2003
TC/A.U. : 1725
Examiner :
Docket No. : **5357**
Customer No. : 26936

Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

PRIORITY DOCUMENT

Sir:

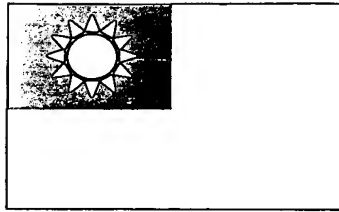
Transmitted herewith is a certified copy of Taiwan Application No.
091125169, filed October 25, 2002, priority of which is hereby claimed under 35
U.S.C. §119.

Charles W. Fallow
Reg. No. 28,946

Shoemaker and Mattare, Ltd.
2001 Jefferson Davis Highway
Arlington, VA 22202

(703) 415-0810

February 10, 2004



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申（請 日：西元 2002 年 10 月 25 日）
Application (Date)

申 請 案 號：091125169
Application No.

申 請 人：張皇嘉
Applicant(s)

局 長
Director General

蔡 練 生

發文日期：西元 2003 年 11 月 13 日
Issue Date

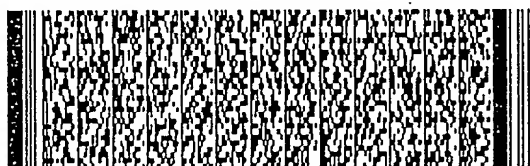
發文字號：09221147320
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	銲接品質檢測方法
	英 文	METHOD FOR TESTING SOLDERING RELIABILITY
二、 發明人	姓 名 (中文)	1. 張皇嘉
	姓 名 (英文)	1. Hwan-Chia CHANG
	國 籍	1. 中華民國
	住、居所	1. 台中市北屯區陳平里11鄰敦化路345號10樓 10F, No. 345, Tun-Hwa Road, 11 Lin, Chen-Pin Li, Batun, Taichung, Taiwan, R.O.C.
三、 申請人	姓 名 (名稱) (中文)	1. 張皇嘉
	姓 名 (名稱) (英文)	1. Hwan-Chia CHANG
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 台中市北屯區陳平里11鄰敦化路345號10樓 10F, No. 345, Tun-Hwa Road, 11 Lin, Chen-Pin Li, Batun, Taichung, Taiwan, R.O.C.
	代表人 姓 名 (中文)	1.
	代表人 姓 名 (英文)	1.

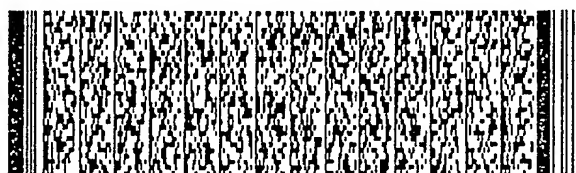


四、中文發明摘要 (發明之名稱：銲接品質檢測方法)

一種銲接品質檢測方法，係在提供針腳 (Pins) 、接腳 (Leads) 、連接器 (Connector) 及電子元件銲接至電路板時，於該連接腳端形成一銲接段，該銲接段在銲接過程中受到熔融銲料包覆而在銲接完成後產生不同於銲接前之外觀顏色，透過銲接段在銲接作業前後產生之色差，測試人員得以目測方法輕易地判別出接腳之銲接品質，以有效降低銲接不良品流入後續製程，並且進一步提昇電子元件之銲接信賴性。

英文發明摘要 (發明之名稱：METHOD FOR TESTING SOLDERING RELIABILITY)

A method for testing soldering quality of electronic components is proposed. A soldering fragment to be enclosed by the solder materials during soldering process is formed on the end of the pins of the electronic component, and so as to generate different color prior to soldering process. Accordingly, test operators may easily determine soldering quality of pins by means of visual inspection, and avoid undesirable product to enter follow-up process and further promoting



四、中文發明摘要 (發明之名稱：銲接品質檢測方法)

英文發明摘要 (發明之名稱：METHOD FOR TESTING SOLDERING RELIABILITY)

solder reliability of the electronic components.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

)

有關微生物已寄存於

寄存日期

寄存號碼

無

)

五、發明說明 (1)

【發明領域】：

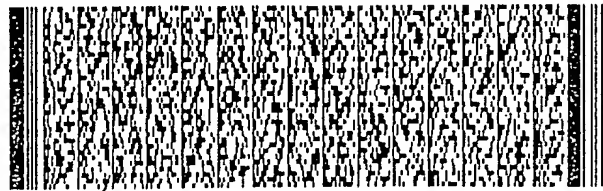
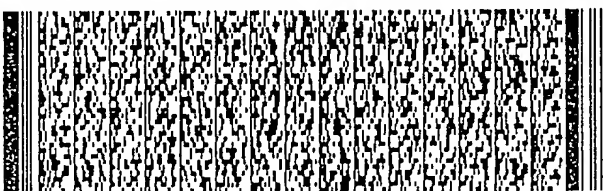
本發明係關於一種檢測方法，尤指一種待針腳 (Pins)、接腳 (Leads)、連接器 (Connector) 及電子元件等銲接到電路板上以後，可判別該連接腳端與電路板之銲接品質檢測方法。

【發明背景】：

為減少零件間的配線工作量及電性整合之目標，各項電子元件 (如積體電路 (IC)、二極體、電阻器、電容器、電晶體及連接器 (Connector) 等主被動元件) 在組裝或封裝完成後必須接置到大型印刷電路板 (如主機板) 上，才能發揮元件預期之電性功能。一般提供電子元件組接到印刷電路板上的方法很多，惟為考量產品普遍性以及市場導向等因素，目前仍以接腳銲接技術應用最廣。

傳統接腳銲接技術係利用電子元件上各接腳當作電性連結件，俾供元件載接之印刷電路板對應銲接而使元件與電路板間形成電性連結關係。其製法係先將電子元件之接腳端插接到印刷電路板預設位置上；接著，於該印刷電路板表面塗佈助銲劑，再以波銲 (Wave Soldering) 作業將熔融焊錫浸佈於印刷電路板表面；而後，利用高溫銲接使元件接腳端完整包覆於熔融焊錫，並於銲接完成後透過目視檢查篩除錫銲不良或圖案過細等不良品，即可送入機台進行電性測試。

惟傳統元件接腳表面在銲接前需要經過鍍錫處理，因此，接腳表面及熔融焊錫在外觀上均為銀白色，而導致以



五、發明說明 (2)

人工目測方法檢查鐸接成品時，元件接腳與印刷電路板接合之部位常無法及早發現鐸接不良品，致使劣品流入後續製程；再者，由於接腳於鐸接前後在外觀上並無二致，因此測試人員欲以目測方式檢查導腳鐸接狀況往往需要詳加端查而會導致測試時程延長。

有鑑於此，業者於是另外提出以 X 射線掃描器 (X-ray Scanner) 取代目測方法來檢視元件鐸接成品，然而，運用 X 射線掃描器檢查接腳鐸接部位一方面將提高設備成本，另一方面為配合掃描時間亦會延長生產時程而不利於大量生產。是故，業者亟需尋求一種能配合人工作業快速判別電子元件鐸接品質之檢測方法。

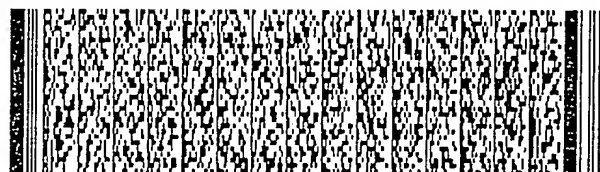
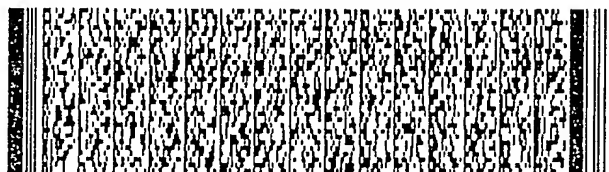
【發明概述】：

本發明之主要目的在於提供一種於鐸接作業前後形成不同的外觀色差，以使測試人員從目視方法即能輕易檢出鐸接不良品之鐸接品質檢測方法。

本發明之另一目的在於提供一種於鐸接作業前後形成不同的外觀色差，以於鐸接階段及早汰除不良品，而避免劣貨流入後段製程之鐸接品質檢測方法。

本發明之再一目的在於提供一種降低製程成本並且易利用目測方法檢出不良品，繼而提高成品之品質信賴性之鐸接品質檢測方法。

基於上述及其他目的，本發明提供之測試方法係應用在任何型態之電子元件組裝到印刷電路板上後，用於判斷電子元件與電路板間之鐸接信賴性之鐸接測試方法。首

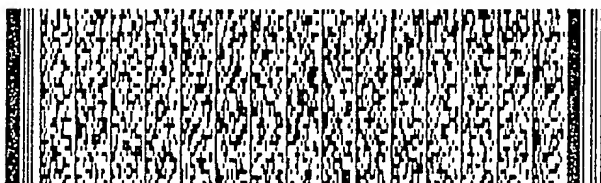


五、發明說明 (3)

先，準備至少一電子元件及一供該電子元件載接之印刷電路板；以及，銲接該電子元件至印刷電路板上，俾使銲接完成之電子元件其接腳部於目視或特定光線照射下由第一色轉變成第二色。

相較於傳統元件接腳部銲接成功與否不易從外觀上察覺等問題，本發明之銲接測試方法係於電子元件接腳端形成一銲接段，且銲接作業前後以肉眼或特定光線照射下可以清楚看見該銲接段由銲接前之第一色轉變成銲接後之第二色，兩色之間有明顯的外觀顏色差異。然其色差產生原因主在於該銲接段之材質係一具第一色（如深黑色）之鎳合金材質，而印刷電路板上提供元件接腳安置之部位上則塗佈有錫銲及助銲劑等銲接物質，因此，當該元件接腳部銲接成功時，該銲接段會受到銲接物質包覆而產生不同於原來外觀之第二色（如錫銲之銀白色）；然若該元件接腳部銲接不良而導致部分銲接段外露時，該銲接不良部分仍會維持第一色，是以，測試人員在銲接作業完成後只需檢視接腳部位的外觀色差即可得知電子元件之銲接品質，使不良品在銲接階段便能及早檢出而不會流入後段製程造成資源浪費。

本發明之另一實施例係以特定光線（如紫外光、雷射光及其他類型之特定光源）照射後再以目視檢測，同樣地，在該元件接腳端形成一銲接段，該銲接段在銲接作業前以特定光線照射會產生第一色，而在銲接完成後，銲接段受到銲接物質包覆或與其他銲接物質成分之交互作用影



五、發明說明 (4)

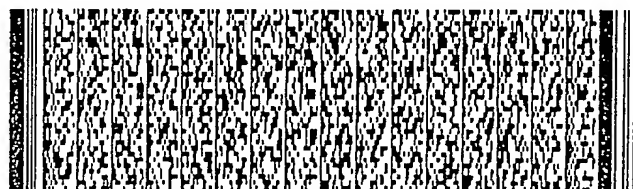
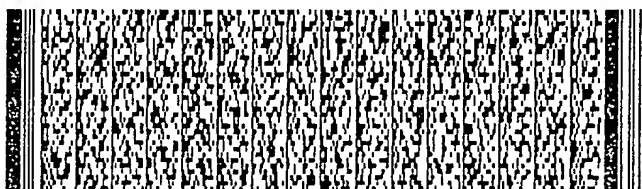
響，在相同光線照射下會有第二色產生，因此，藉由銲接段在特定光線下產生之色差，亦能夠為電子元件接腳部與印刷電路板間之銲接品質提供一易於辨別之檢測方式。

【發明實施例及詳細說明】：

第一實施例：

本發明之銲接品質檢測方法係應用在針腳 (Pins) 、接腳 (Leads) 、封裝有半導體晶片 (如 LSI 晶片) 之積體電路 (Integrated Circuit) 、電阻、電容、二極體等主被動元件，以及連接器 (Connector) 等電性連接到印刷電路板上後，從外觀顏色變化即可判斷接腳端與電路板間之銲接品質之銲接檢測方法。

如第 1 圖所示，先備妥至少一排接腳 (Leads) 10 及一供該接腳 10 載接之印刷電路板 2，該接腳 10 係單獨或以連接如電阻、電容、電晶體等電子零組件型態銲接到如主機板等印刷電路板 2 上，俾使該接腳 10 與電路板 2 間形成一電性耦接關係；各接腳 10 亦得以針腳 (Pins) 取代之。惟本實施例中，「接腳」之定義與「針腳」並不相同，所謂「接腳」係泛指各種得插接或運用表面黏接技術 (Surface Mounting Technology, SMT) 或銲浴 (Solder Bath) 等方式銲接至印刷電路板之連接腳；而「針腳」則是指專指以導線架作為半導體晶片承載基座所構成之導腳式半導體封裝件 (Leaded Semiconductor Package)，如 DIP (Dual Inline Package)、QFP (Quad Flat Package)、SOP (Small Outline Package) 及 PGA (Pins Grid



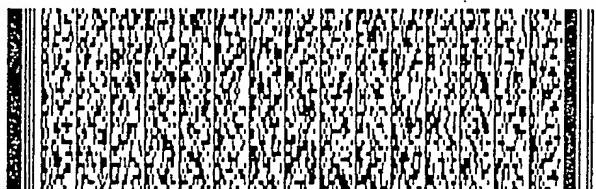
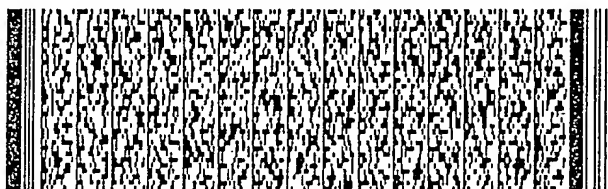
五、發明說明 (5)

Array) 等外露出封裝區域之導腳部分。

由於接腳、針腳、積體電路或電阻、電容等元件均係藉由外伸之接腳 10 銲接到印刷電路板 2 上，因此，如第 1 圖及第 2A 與 2B 圖所示，本發明實施例係以接腳 10 端部提供電路板 2 銲接之部位當作銲接段 10a，該銲接段 10a 之形成可藉由電鍍 (Electroplating)、電著漆 (Electrocoating)、電漿銲接 (Plasma Welding) 或著附顏色等方式為之。

如第 2 圖所示，該銲接段 10a 係以鎳、鎳合金、銅、銅合金、銀、銀合金、鈹、鈹合金、銻、銻合金、鈦、鈦合金、鋳、鋳合金、鉻、鉻合金、鈦及鈦合金及其他金屬合金材料當作鍍覆物，待連接腳 10 表面除去金屬氧化層並完成乾燥處理後，將該鍍覆物以蒸鍍 (Evaporation)、濺鍍 (Sputtering)、浸鍍 (Dipping)、噴鍍 (Spraying) 或電著漆 (Electrocoating) 等電解式電鍍或非電解式電鍍等方法鍍覆在接腳端部表面，以使鍍有鍍覆物之連接腳 10 端部 (即該銲接段 10a) 在外觀上呈現一深黑色，而能與接腳其他部位 (鍍錫呈一銀白色) 構成明顯色差。該銲接段 10a 的外觀色彩會隨著鍍覆物不同而有所差異，故而除前述之深黑色外，該銲接段 10a 亦可產生黑色、紅色、黃色、藍色、綠色、橘色、紫色等任一色，舉凡任何得於銲接前後產生明顯顏色對比之色彩均可適用，顏色種類並無一定限制。

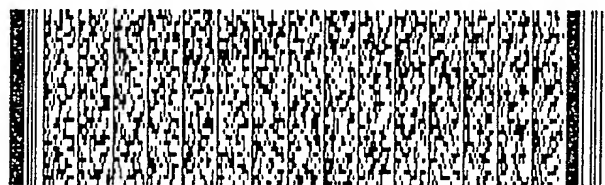
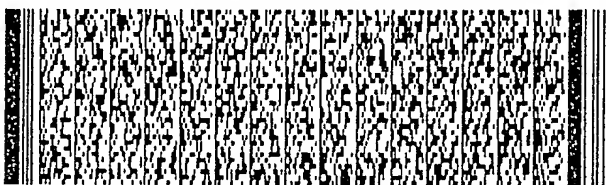
另一方面，除於連接腳 10 上鍍覆金屬物質產生外觀色



五、發明說明 (6)

差，本發明實施例亦可利用電漿沉積技術 (Plasma Deposition)、物理沉積技術 (Physical Deposition)、化學沉積技術 (Chemical Deposition) 等方式在該連接腳 10 端上形成一段外伸銲接段 10a，亦或使用染色 (Staining)、呈色技術在連接腳 10 之銲接段 10a 上著附一染色物質。惟此等製法俱為習用方法，在此遂不多行著墨。

待元件 1 接腳 10 上之銲接段 10a 形成完成後，如第 1 圖及第 3A 圖所示，將電子元件 1 之接腳 10 銲接至印刷電路板 2 預設位置上，俾電性連接該電子元件至印刷電路板 2。該電子元件 1 與印刷電路板 2 之間得以習用插入組裝技術 (Through Hole Mounting Technology, THT/TMT) 或表面黏著技術 (Surface Mounting Technology, SMT) 等方式銲接。第 3A 圖所示者即係運用傳統插入組裝技術 (THT/TMT) 將電子元件 1 各接腳 10 插入印刷電路板 2 上相對應貫孔 20 中，再於未安置電路元件 1 之電路板 2 表面浸佈熔融銲料 21 (如銀白色之熔融銲錫)，而以該熔融銲料 21 完整包覆住元件 1 接腳 10 之銲接段 10a，因此，成功完成銲接之電子元件 1 其接腳 10 銲接段 10a 將由銲接前之深黑色變為銀白色，從外觀顏色改變即可判斷元件 1 接腳 10 之銲接品質。同樣地，如第 3B 圖所示，當以表面黏著技術 (SMT) 銲接電子元件 1 時，亦需運用噴銲或電漿銲覆等習用方法將熔融銲料 21 佈設至電路板 2 預定位置上而使接腳 10 銲接段 10a 牢固銲連於印刷電路板 2 表面，同理可知，元件 1



五、發明說明 (7)

銲接段 10a 同樣會受到熔融銲料 21 包覆而在銲接作業完成後改變其外觀顏色。

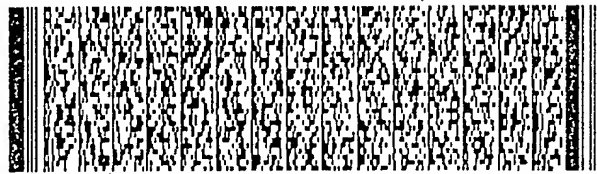
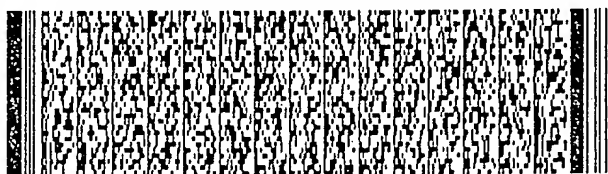
然而，除於銲接作業中利用熔融銲料 21 包覆接腳 10 銲接段 10a 使其外觀顏色外，本發明之實施例亦涵蓋以化學方法在助銲劑 (Flux, 未圖式) 或熔融銲料 21 內混入呈色物質 (未圖式)，俾令接腳 10 之銲接段 10a 在回銲過程中能與該呈色物質發生作用而變色，如此，元件 1 接腳 10 在銲接前後一樣會產生不同的外觀顏色，檢測人員只需檢視接腳 10 銲接段 10a 於銲接前後形成之色差，即能判斷電性元件的銲接品質。

第二實施例：

第 4 圖係顯示本發明之銲接品質檢測方法之第二實施例。如圖所示，本發明第二實施例之製程係與前述第一實施例之步驟大致相同，其不同處在於該第二實施例之接腳 10' 銲接段 10a' 及熔融銲料 21' 並非以目測方法檢視外觀色差，而是透過紫外光或雷射光等特定光源照射來產生不同顏色之反射光，因此，由本實施例視之，未進行銲接作業前該接腳 10' 銲接段 10a' 在紫外光照射下反射出黑紫色，而當銲接作業完成後，在紫外光照射下之接腳 10' 銲接段 10a' 會受到熔融銲料 21' 包覆而反射出紫紅色，故測試人員在特定光源之照射下只需檢視接腳 10' 銲接段 10a' 之外觀顏色，便能判斷出電子元件 1' 接腳 10' 是否銲接成功。

第三實施例：

第 5A 及 5B 圖係顯示以連接器 (Connector) 連接不同

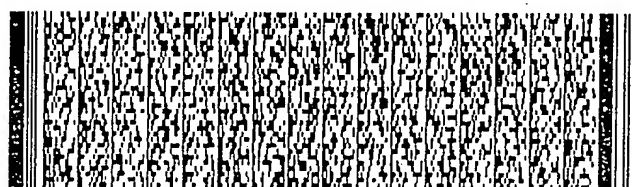
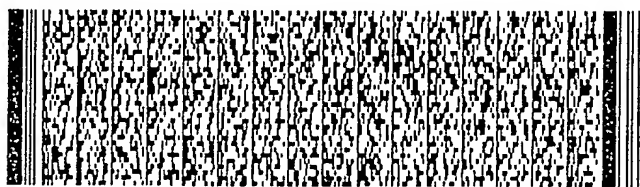


五、發明說明 (8)

電子元件時，應用本發明銲接檢測方法判斷接腳銲接品質之上視及剖面示意圖。如圖所示，該連接器 3 具有至少一排外接插腳 30，當 A, B 兩電子元件（圖中僅以印刷電路板 A 為例）欲各藉由連接器 3 (Connector) 相互符合時，公連接器得以其外伸接腳 30 銲接至印刷電路板 A 所對應之銲墊 (Solder Pads) 上，而與銲接在印刷電路板 B 之母連接器（未圖式）對應插接；是以，若於銲接作業前事先在該接腳 30 前端（即銲接段 30a）上塗佈一有機或無機化學染料，亦或使用金屬鍍層敷鍍，又或於熔融銲料或助焊劑 (Flux) 中添加其他可與該銲接段 30a 產生交互作用之反應物質等，凡得使該銲接段 30a 於銲接作業前後展現不同外觀顏色（即在銲接作業前後產生色差）者，均屬於本發明之可實施範圍而藉由該色差結果判斷連接器 3 的銲接品質。

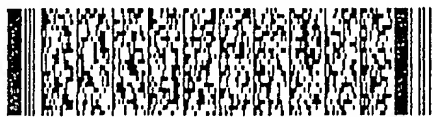
本發明提供之測試方法係於銲接作業前後在電子元件接腳部上形成明顯的外觀色差，因此測試人員判斷銲接品質時，只需透過目測或特定光源照射方法檢視接腳銲接段之顏色差異，即可判定電子元件與印刷電路板之間的銲接品質，避免不良品流入後續測試階段增加成本，並進一步提高電子元件之銲接信賴性。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之實質技術內容範圍；本發明之實質技術內容係廣義地定義於下述之申請專利範圍中，任何他人所完成之技術實體或方法，若是與下述之申請專利範圍所定義者為



五、發明說明 (9)

完全相同、或是為一種等效之變更，均將被視為涵蓋於此專利範圍之中。



圖式簡單說明

【圖式簡單說明】：

第 1 圖係本發明第一實施例之銲接品質檢測方法之製程示意圖；

第 2A 圖係應用於本發明銲接品質檢測方法之元件簡單示意圖；

第 2B 圖係本發明銲接品質檢測方法中，該電子元件接腳銲接段之形成示意圖；

第 3A 圖及 3B 圖係電子元件銲接至印刷電路板上之成品剖示圖；

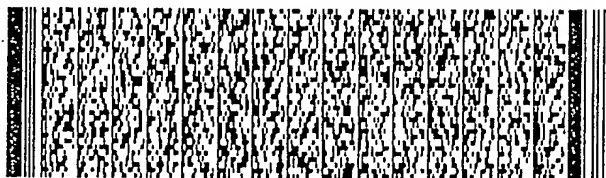
第 4 圖係本發明第二實施例之銲接品質檢測方法之製程示意圖；

第 5A 圖係本發明之銲接品質檢測方法應用於連接器 (Connector) 之上視示意圖；以及

第 5B 圖係本發明之銲接品質檢測方法應用於連接器之剖面示意圖。

【元件符號說明】：

1, 1'	電子元件	10, 10', 30	接腳
10a, 10a', 30a	銲接段	2, 2'	印刷電路板
20	貫孔	21, 21', 31	熔融銲料
32	連接器	32	插孔

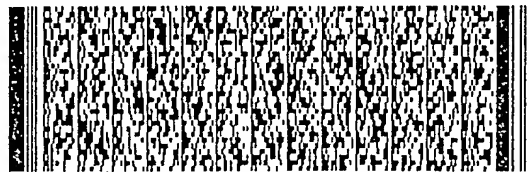
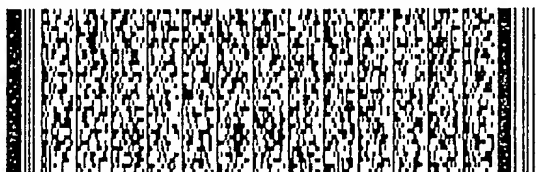


六、申請專利範圍

1. 一種銲接品質檢測方法，係包括以下步驟：

將積體電路之至少一針腳銲接至印刷電路板，俾使銲接完成之針腳由第一色轉變成第二色，使得藉由觀察該針腳在銲接作業前後產生之色差判別銲接品質。

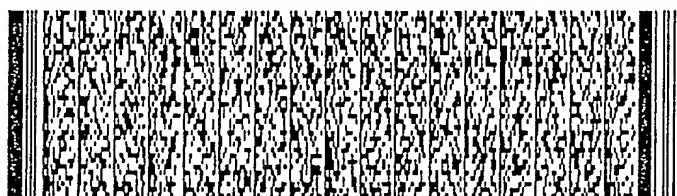
2. 如申請專利範圍第1項之檢測方法，其中，該積體電路係一導腳式半導體封裝件（Leaded Semiconductor Package）。
3. 如申請專利範圍第1項之檢測方法，其中，該針腳為一金屬材料製成。
4. 如申請專利範圍第3項之檢測方法，其中，該金屬材料係一選自鎳、鎳合金、銅、銅合金、銀、銀合金、鈹、鈹合金、銻、銻合金、鈦、鈦合金、鋳、鋳合金、鋁、鋁合金、鈦、鈦合金及其他金屬等所組組群之一者。
5. 如申請專利範圍第1項之檢測方法，其中，該針腳係以電漿沉積技術（Plasma Deposition）、物理沉積技術（Physical Deposition）或化學沉積技術（Chemical Deposition）等方式形成供電路板銲接之銲接段。
6. 如申請專利範圍第1項之檢測方法，其中，該針腳上敷設有至少一金屬鍍層。
7. 如申請專利範圍第6項之檢測方法，其中，該金屬鍍層係選自鎳、鎳合金、銅、銅合金、銀、銀合金、鈹、鈹合金、銻、銻合金、鈦、鈦合金、鋳、鋳合金、鋁、鋁合金、鈦、鈦合金及其他金屬等所組組群之一者。



六、申請專利範圍

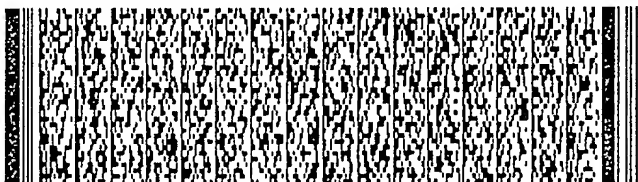
、銻合金、鈦、鈦合金及其他金屬等所組組群之一者。

8. 如申請專利範圍第 1 項之檢測方法，其中，該針腳上敷設有至少一染色層。
9. 如申請專利範圍第 8 項之檢測方法，其中，該染色層係一化學染料。
10. 如申請專利範圍第 1 項之檢測方法，其中，該印刷電路板上佈覆之熔融銲料及助焊劑之任一種內添加有呈色反應劑。
11. 如申請專利範圍第 1 項之檢測方法，其中，該第一色係選自黑色、深黑色、紅色、黃色、藍色、綠色、橘色、紫色之任一色者。
12. 如申請專利範圍第 1 項之檢測方法，其中，該第二色係一銀白色。
13. 如申請專利範圍第 1 項之檢測方法，其中，該第二色係一紫紅色。
14. 如申請專利範圍第 1 項之檢測方法，其中，該第二色係以由目測觀之。
15. 如申請專利範圍第 1 項之檢測方法，其中，該第二色係於特定光源照射下呈現。
16. 一種銲接品質檢測方法，係包括以下步驟：
將至少一接腳銲接至印刷電路板，俾使銲接完成之接腳由第一色轉變成第二色，使得藉由觀察該接腳在銲接作業前後產生之色差判別銲接品質。



六、申請專利範圍

17. 如申請專利範圍第16項之檢測方法，其中，該接腳為一金屬材料製成。
18. 如申請專利範圍第17項之檢測方法，其中，該金屬材料係一選自鎳、鎳合金、銅、銅合金、銀、銀合金、鈹、鈹合金、銻、銻合金、鈦、鈦合金、鋳、鋳合金、鉻、鉻合金、鈦、鈦合金及其他金屬等所組組群之一者。
19. 如申請專利範圍第16項之檢測方法，其中，該接腳上敷設有至少一金屬鍍層。
20. 如申請專利範圍第19項之檢測方法，其中，該金屬鍍層係選自鎳、鎳合金、銅、銅合金、銀、銀合金、鈹、鈹合金、銻、銻合金、鈦、鈦合金、鋳、鋳合金、鉻、鉻合金、鈦、鈦合金及其他金屬等所組組群之一者。
21. 如申請專利範圍第16項之檢測方法，其中，該接腳上敷設有至少一染色層。
22. 如申請專利範圍第16項之檢測方法，其中，該染色層係一化學染料。
23. 如申請專利範圍第16項之檢測方法，其中，該印刷電路板上佈覆之熔融鐸料及助焊劑之任一種內添加有呈色反應劑。
24. 如申請專利範圍第16項之檢測方法，其中，該第一色係選自黑色、深黑色、紅色、黃色、藍色、綠色、橘色、紫色之任一色者。



六、申請專利範圍

25.如申請專利範圍第16項之檢測方法，其中，該第二色係一銀白色。

26.如申請專利範圍第16項之檢測方法，其中，該第二色係一紫紅色。

27.一種鐸接品質檢測方法，係包括以下步驟：

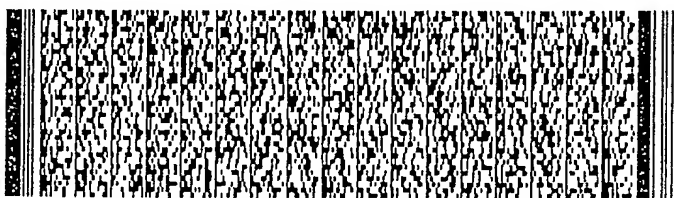
將至少一連接器（Connector）接合於兩電子元件之間，俾使一電子元件藉由該連接器之外伸插腳鐸接至另一電子元件後，該連接器插腳部由第一色轉變為第二色，使得藉由觀察該插腳在鐸接作業前後產生之色差判別鐸接品質。

28.如申請專利範圍第27項之檢測方法，其中，該連接器之插腳為一金屬材料製成。

29.如申請專利範圍第28項之檢測方法，其中，該金屬材料係一選自鎳、鎳合金、銅、銅合金、銀、銀合金、鈹、鈹合金、銦、銦合金、鈦、鈦合金、鋳、鋳合金、鉻、鉻合金、鈦、鈦合金及其他金屬等所組組群之一者。

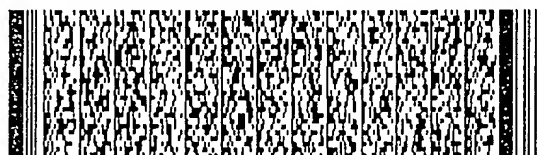
30.如申請專利範圍第27項之檢測方法，其中，該接腳上敷設有至少一金屬鍍層。

31.如申請專利範圍第30項之檢測方法，其中，該金屬鍍層係選自鎳、鎳合金、銅、銅合金、銀、銀合金、鈹、鈹合金、銦、銦合金、鈦、鈦合金、鋳、鋳合金、鉻、鉻合金、鈦、鈦合金及其他金屬等所組組群之一者。



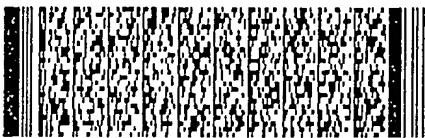
六、申請專利範圍

32. 如申請專利範圍第27項之檢測方法，其中，該接腳上敷設有至少一染色層。
33. 如申請專利範圍第27項之檢測方法，其中，該染色層係一化學染料。
34. 如申請專利範圍第27項之檢測方法，其中，該印刷電路板上佈覆之熔融銲料及助焊劑之任一種內添加有呈色反應劑。
35. 如申請專利範圍第27項之檢測方法，其中，該第一色係選自黑色、深黑色、黃色、紅色、藍色、綠色、橘色、紫色之任一色者。
36. 一種銲接品質檢測方法，係包含以下步驟：
將至少一電子元件銲接至印刷電路板上，俾使該電子元件與印刷電路板間之銲結接合部於銲接完成後由第一色轉變成第二色，使得藉由觀察該銲結接合部在銲接作業前後產生之色差判別銲接品質。
37. 如申請專利範圍第36項之檢測方法，其中，該電子元件係一如電阻、電容、電晶體、二極體等主被動元件。
38. 如申請專利範圍第36項之檢測方法，其中，該電子元件係一半導體封裝件。
39. 如申請專利範圍第36項之檢測方法，其中，該電子元件係一印刷電路板。
40. 如申請專利範圍第36項之檢測方法，其中，該銲結接合部係為接腳（Lead）。

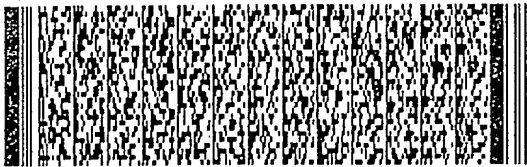


六、申請專利範圍

- 41.如申請專利範圍第36項之檢測方法，其中，該鐸結接合部係為針腳（ Pins）。
- 42.如申請專利範圍第36項之檢測方法，其中，該鐸結接合部係為連接器（ Connector）。



第 1/20 頁



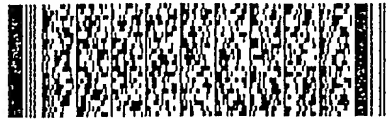
第 2/20 頁



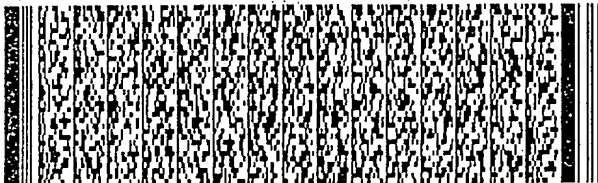
第 2/20 頁



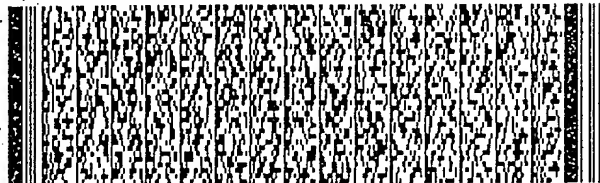
第 3/20 頁



第 5/20 頁



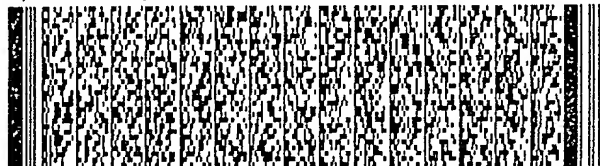
第 5/20 頁



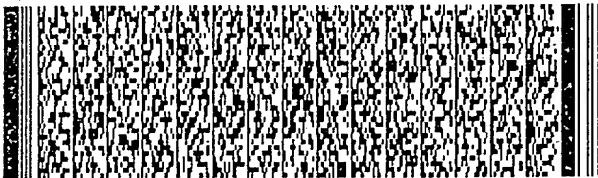
第 6/20 頁



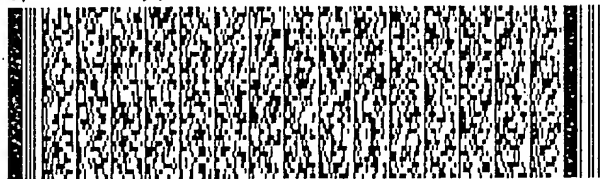
第 6/20 頁



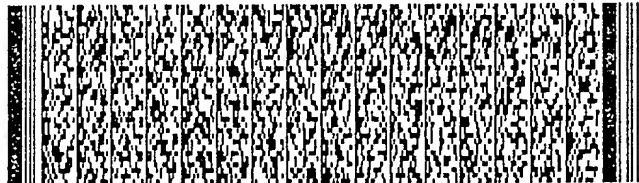
第 7/20 頁



第 7/20 頁



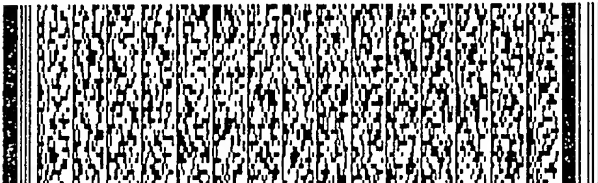
第 8/20 頁



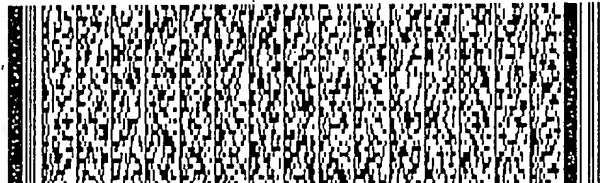
第 8/20 頁



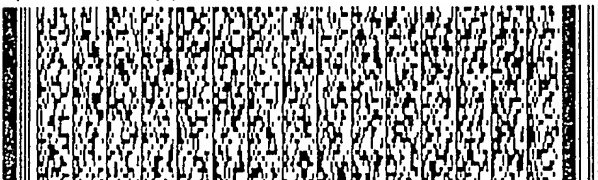
第 9/20 頁



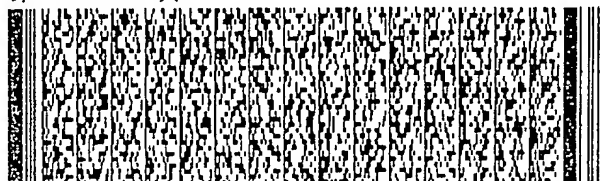
第 9/20 頁



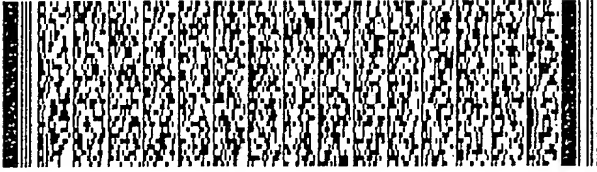
第 10/20 頁



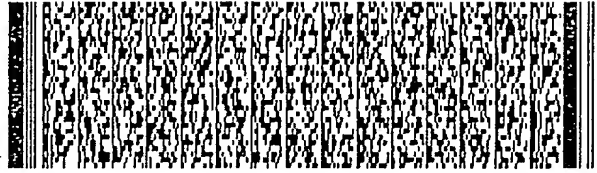
第 10/20 頁



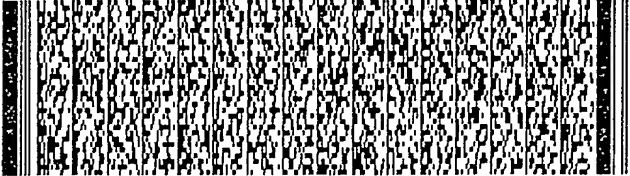
第 11/20 頁



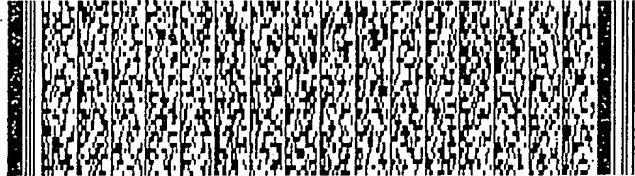
第 11/20 頁



第 12/20 頁



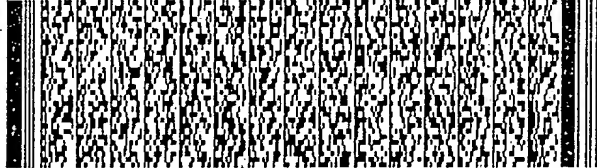
第 12/20 頁



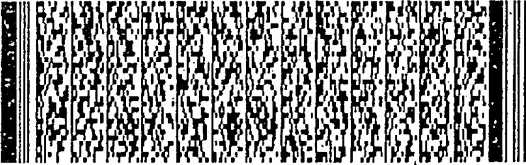
第 13/20 頁



第 14/20 頁



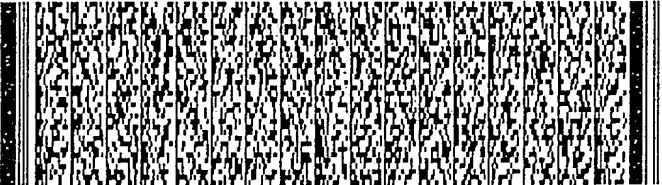
第 15/20 頁



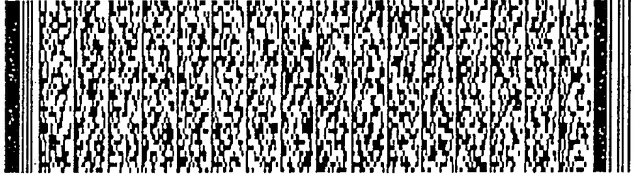
第 15/20 頁



第 16/20 頁



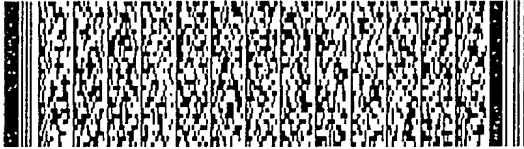
第 17/20 頁



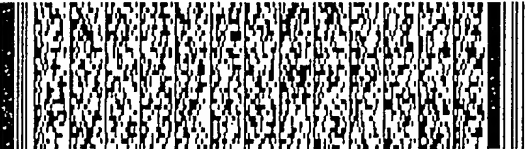
第 18/20 頁



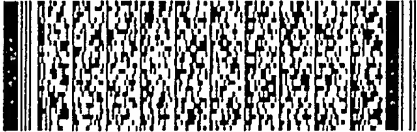
第 19/20 頁

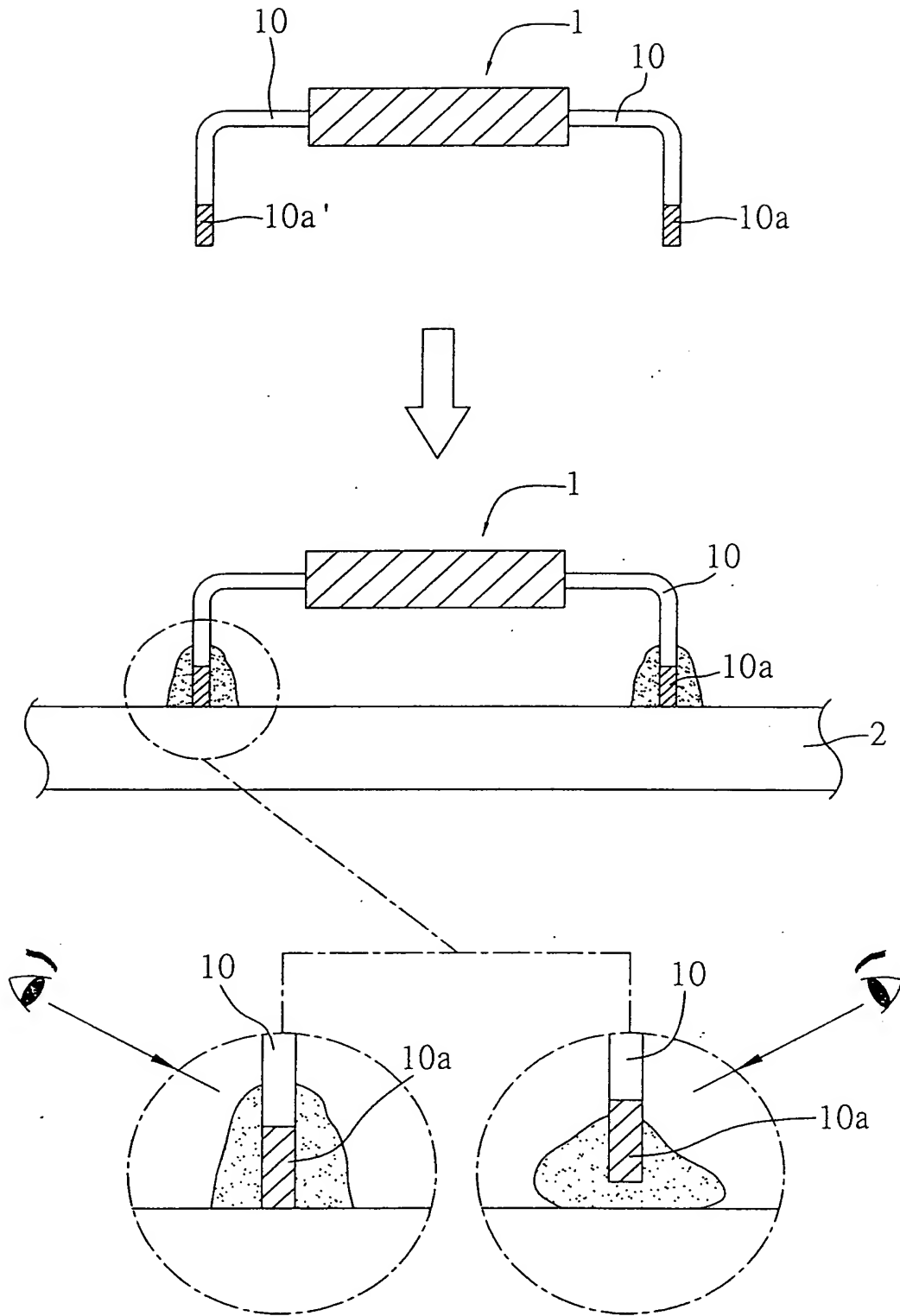


第 19/20 頁

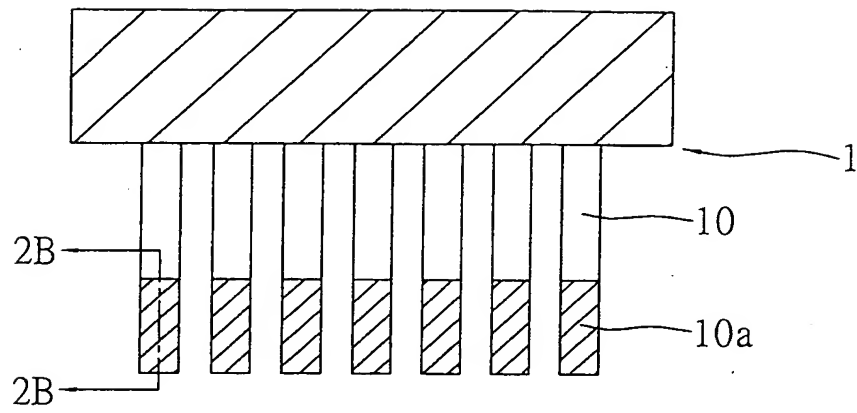


第 20/20 頁

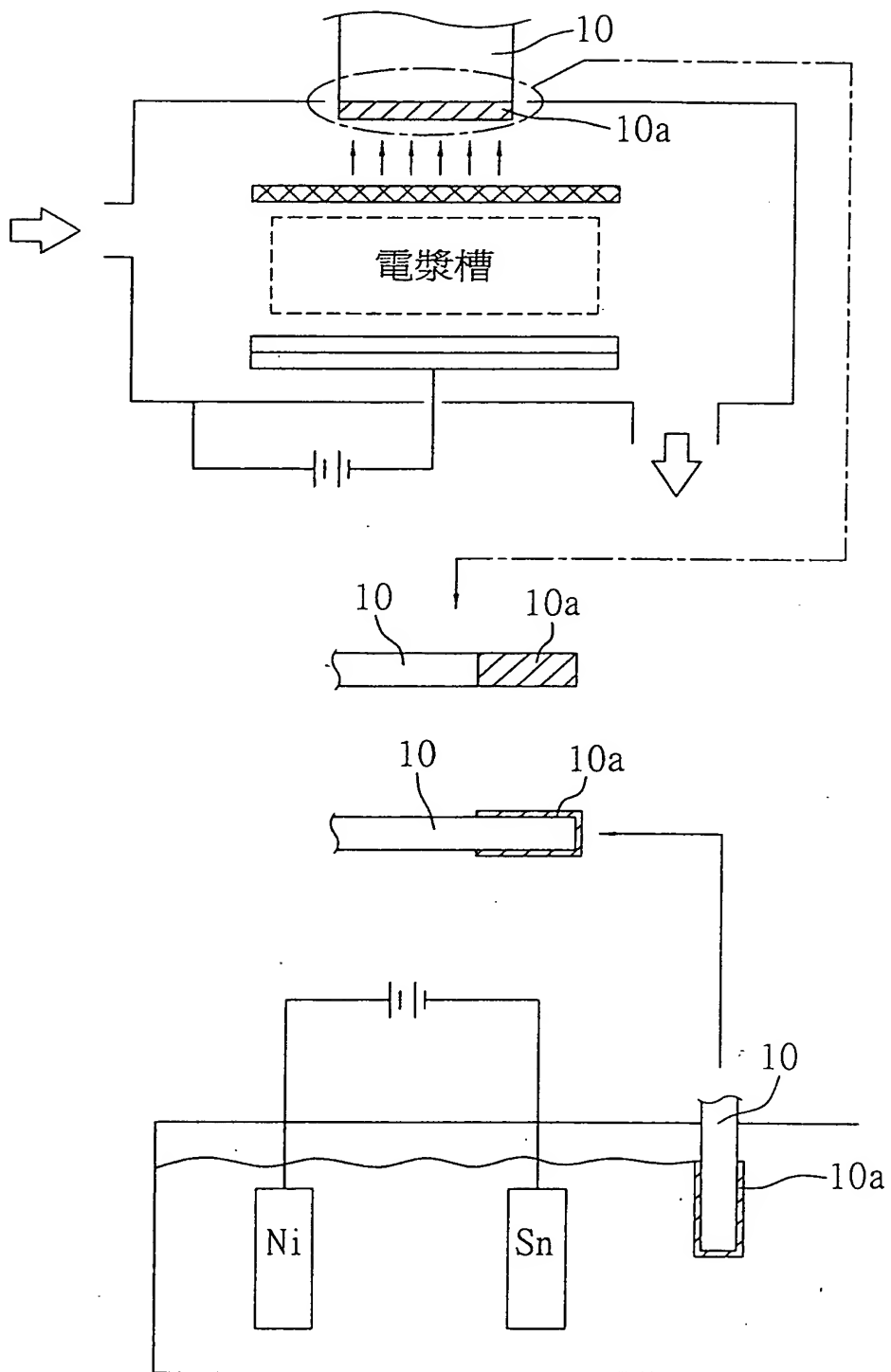




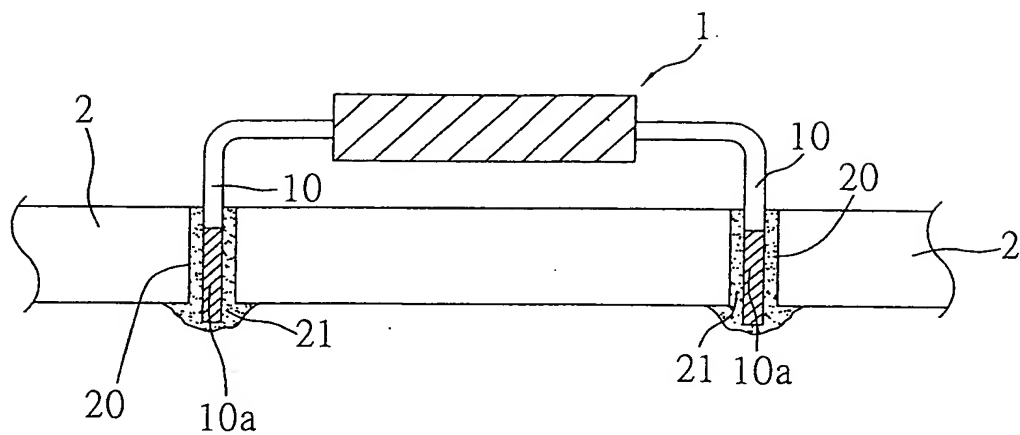
第 1 圖



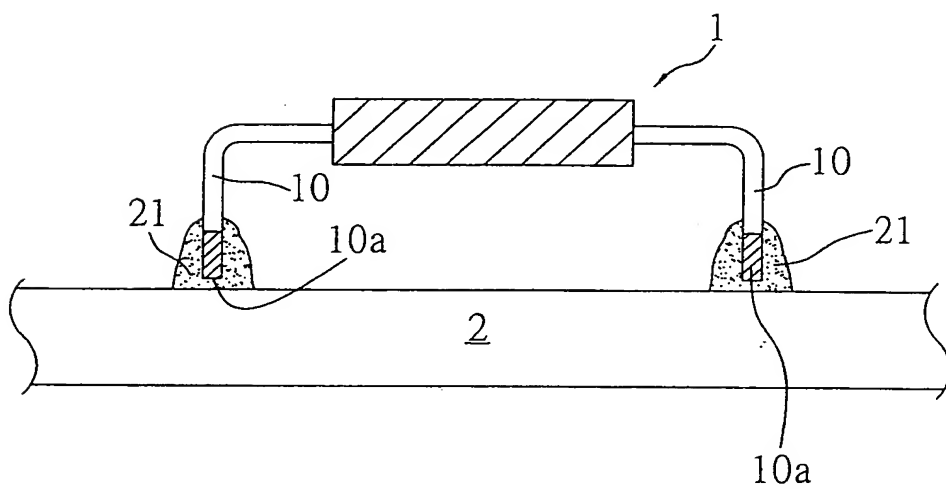
第 2A 圖



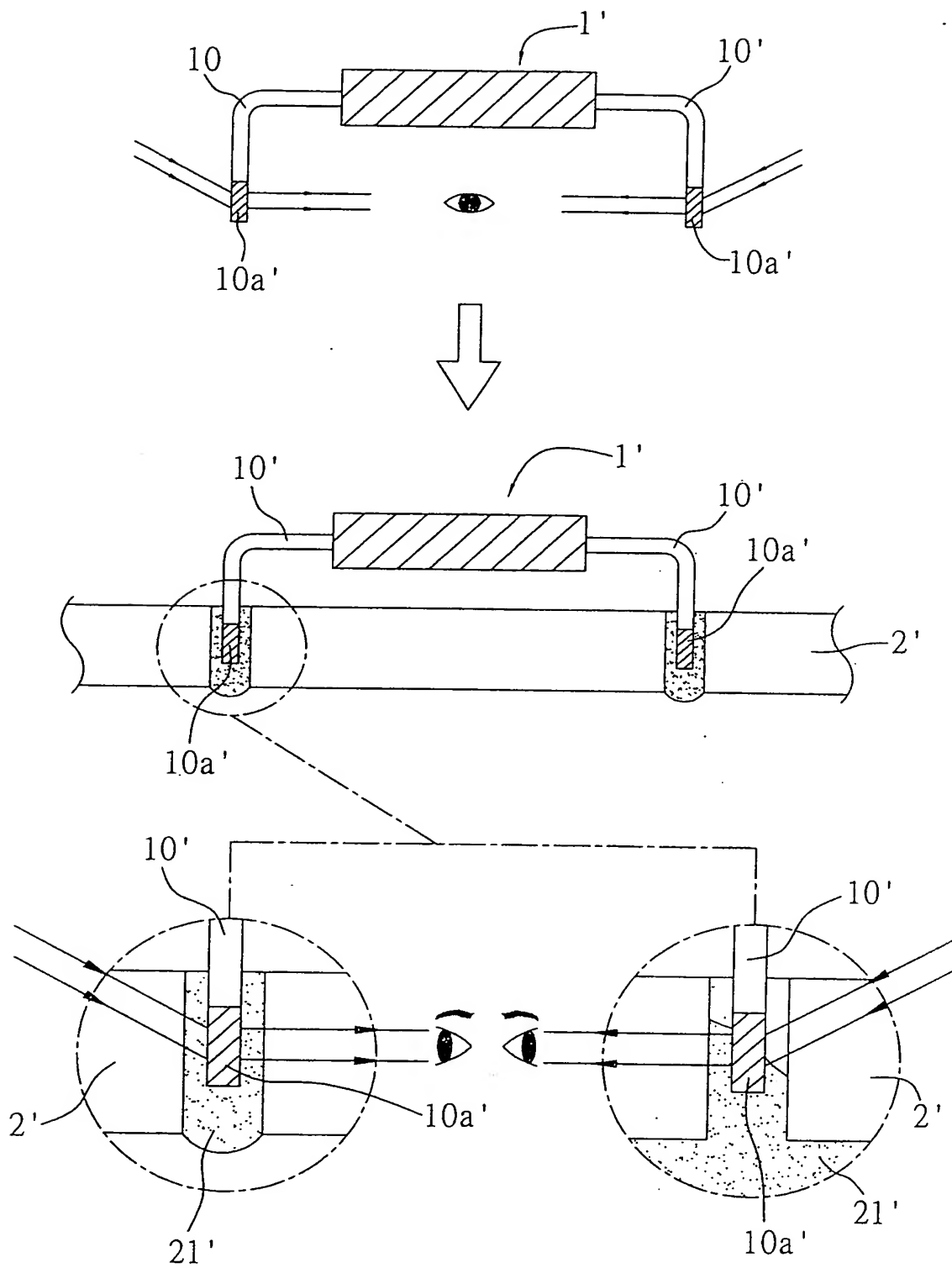
第 2B 圖



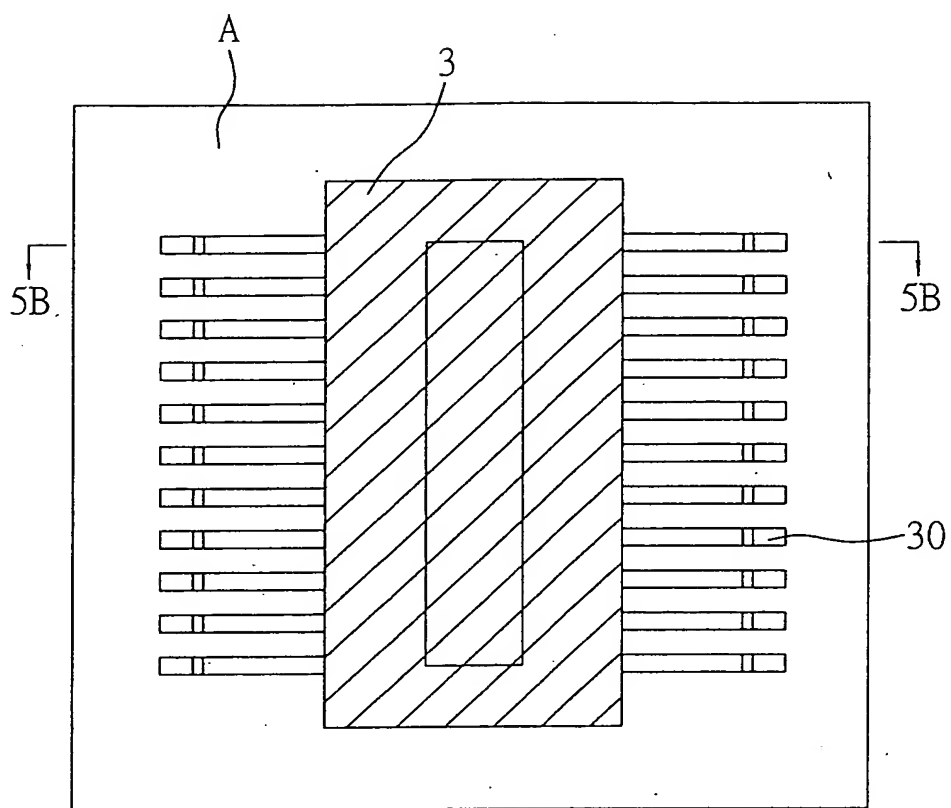
第 3A 圖



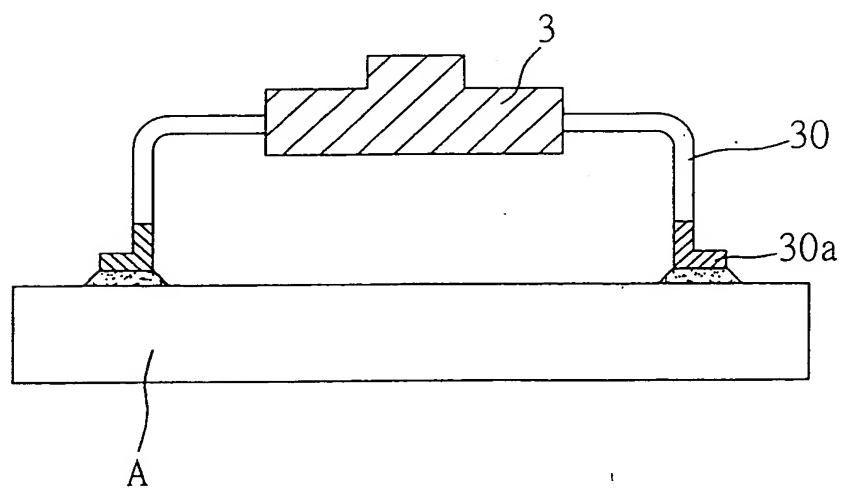
第 3B 圖



第 4 圖



第 5A 圖



第 5B 圖